

PRESSEINFORMATION

pls04-2015-D

Bereits parallel zu den ersten Baustein-Mustern verfügbar:

PLS' UDE unterstützt alle Funktionen der neuen SPC58 E Multicore Automotive MCUs von STMicroelectronics

Laut, 01. September 2015 – Aufgrund der langjährigen intensiven Partnerschaft mit STMicroelectronics kann PLS Programmierbare Logik & Systeme mit der Universal Debug Engine (UDE) 4.4.6 bereits für die ersten Muster der neuen SPC58 E- Multicore Automotive Microcontroller-Familie eine ausgereifte und erprobte Debug- und Testlösung anbieten.

Mit drei Power Architecture-basierenden e200z4d-Haupt-Cores, von denen zwei zusätzlich Lockstep-fähig sind, 6,32 MB On-Chip-FLASH, 768 KB SRAM, Generic Timer (GTM) und Hardware Security (HSM) Modulen, sieben CAN- und einem TTCAN-Knoten, verschiedenen Analog-Digital-Wandlern sowie einer Vielzahl weiterer leistungsfähiger Peripherie-Funktionen zählen die Bausteine der neuen SPC58 E-Linie zu den derzeit komplexesten Automotive-SoCs auf dem Markt. Zielapplikationen sind u.a. das Motormanagement, Getriebesteuerungen und Fahrerassistenzsysteme.

Die UDE 4.4.6 erlaubt Anwendern die sichere und schnelle Programmierung des integrierten FLASH-Speichers sowie die Steuerung und Kontrolle aller aktiven Einheiten des SoC innerhalb einer Bedienoberfläche. Dabei können nicht nur die Haupt-Cores, sondern auch die Generic Timer- und Hardware Security-Module oder der gesamte Baustein als Debug-Target ausgewählt werden. Unterstützt wird diese hohe Flexibilität durch einen flexiblen Multi-Core Program-Loader, der das Laden von Programm-Code und Daten sowie Symbolinformationen getrennt für jeden Core ermöglicht.

Die Steuerung der einzelnen aktiven Einheiten durch den Debugger erfolgt über einen speziellen Multi-Core-Run-Control-Manager, der unter Ausnutzung einer auf dem Chip integrierten Logik bei Bedarf ein nahezu synchrones Starten und Stoppen der verschiedenen Cores ermöglicht. Zusätzlich erleichtert wird das Debuggen durch die in der UDE implementierten Multicore-Breakpoints, mit deren Hilfe in gemeinsam verwendetem Code ganz einfach ein für alle Cores gleichzeitig wirkender Breakpoint gesetzt werden kann. Daten-Breakpoints wiederum erlauben die Erkennung von Lese- und/oder Schreibzugriffen auf eine Variable. Optional kann zusätzlich sogar auch noch ein Erwartungswert berücksichtigt werden.

Die MCUs der SPC58 E-Familie sind auch als zum Serienchip pin-kompatible Emulation Devices verfügbar. Sie beinhalten zusätzlichen Emulationsspeicher, eine aufwendige Trigger- und Filterlogik sowie Anschlüsse für eine serielle, auf dem Aurora-Protokoll basierende Hochgeschwindigkeits-Schnittstelle. Damit Entwickler die mehreren hundert Register der zusätzlichen Emulationslogik möglichst einfach und abstrahiert konfigurieren können, bietet PLS ergänzend zur UDE 4.4.6 einen Universal Emulation Configurator (UEC) mit blockgrafischer Oberfläche an. Mit Hilfe des UEC lassen sich Messaufgaben besonders einfach definieren. Dabei werden bestimmte Zustände im Target durch Signale beschrieben. Diese wiederum können Aktionen auslösen oder eine zugrundeliegende Zustandsmaschine in einen neuen Zustand verschieben.

Während der Universal Emulation Configurator dem Anwender dabei hilft, mit den begrenzten Ressourcen des On-Chip-Emulationsspeicher möglichst effektiv umzugehen, bietet das implementierte Aurora-Interface parallel dazu die Möglichkeit, eine sehr große Menge an Trace-Daten extern aufzuzeichnen und einer statistischen Analyse des Programmablaufs wie beispielsweise Code Coverage und Profiling zu unterziehen. Zur Aufzeichnung dient PLS' Universal Access Device 3+ mit Aurora-Pod, während die Auswertung selbst durch die Universal Debug Engine 4.4.6 erfolgt.

###

PLS Programmierbare Logik & Systeme

Die 1990 gegründete PLS Programmierbare Logik & Systeme GmbH mit Sitz in Lauta zählt mit ihren innovativen modularen Test- und Entwicklungstools seit über zwei Jahrzehnten zu den internationalen Technologieführern im Bereich Debugger, Emulatoren und Trace-Lösungen für 16- und 32-Bit-Mikrocontroller. Die Softwarearchitektur der Universal Debug Engine (UDE) garantiert optimale Voraussetzungen für das Debuggen SoC-basierter Systeme. So stehen zum Beispiel durch intelligente Nutzung moderner On-Chip-Debugging und -Trace-Einheiten wertvolle Funktionen zur Systemoptimierung wie Profiling und Code-Coverage zur Verfügung. Die zugehörige Gerätefamilie Universal Access Device (UAD2/UAD3+) bietet darüber hinaus mit Transferraten von bis zu 3,5 MByte/s und einer Vielzahl von Schnittstellen völlig neue Dimensionen beim schnellen und flexiblen Zugang zu Multi-Core-Systemen. Unterstützt werden wichtige Architekturen wie AURIX/TriCore, Power Architecture, XC2000 / XE166, Cortex, SH-2A, XScale und C166 / ST10 sowie Simulations-Plattformen verschiedener Hersteller. Weitere Informationen zum Unternehmen finden Sie unter www.pls-mc.com

Ansprechpartner für redaktionelle Fragen:

*PLS Programmierbare Logik & Systeme GmbH
Heiko Riessland
Technologiepark
02991 Lauta
Tel: +49 35722/384-0
Fax: +49 35722/384-69
Email: heiko.riessland@pls-mc.com*



*3W Media & Marketing Consulting
Werner W. Wiesmeier
Preisingerlohweg 2
85368 Moosburg/ Aich
Tel: +49 8761/759203
Fax: +49 8761/759201
Email: werner.wiesmeier@3wconsulting.de*